

Patent

Customer No. 31561
Application No.: 10/604,796
Docket No. 10894-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Chang et al.
Application No. : 10/604,796
Filed : August 18, 2003
For : DEVICE TO EXTEND AN ADDRESS SPACE BY
INSERTING A WAITING STATE AND OPERATION
METHOD FOR THE DEVICE

Examiner : Art unit: 2186

ASSISTANT COMMISSIONER FOR PATENTS
Arlington, VA22202

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.:
092112208, filed on: 2003/05/05.

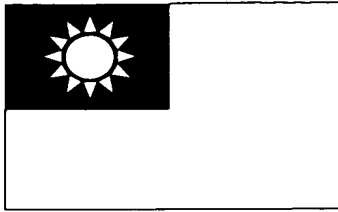
A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: Jan. 8, 2004

By: Belinda Lee
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:
7F.-1, No. 100, Roosevelt Rd.,
Sec. 2, Taipei 100, Taiwan, R.O.C.
Tel: 886-2-2369 2800
Fax: 886-2-2369 7233 / 886-2-2369 7234



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 05 月 05 日
Application Date

申請案號：092112208
Application No.

申請人：華邦電子股份有限公司
Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2003 年 8 月 22 日
Issue Date

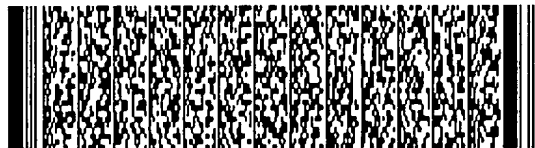
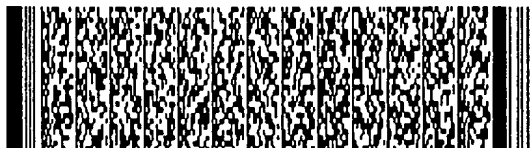
發文字號：09220839640
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	藉插入等待狀態以延伸位址空間之裝置與其操作方法
	英 文	DEVICE TO EXTEND AN ADDRESS SPACE BY INSERTING A WAITING STATE AND OPERATION METHOD FOR THE DEVICE
二、 發明人 (共2人)	姓 名 (中文)	1. 張生財
	姓 名 (英文)	1. Sheng-Tsai Chang
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 彰化縣員林鎮山腳路二段428號
	住居所 (英 文)	1. No. 428, Shan-Chiao Rd. Sec. 2, Yuan-Lin Chen, Changhua Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 華邦電子股份有限公司
	名稱或 姓 名 (英文)	1. Winbond Electronics Corp.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區研新三路四號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 4, Creation Road III, Science-Based Industrial Park, Hsinchu, Taiwan, R.O.C.
	代表人 (中文)	1. 焦佑鈞
	代表人 (英文)	1. Arthur Y.C. Chiao

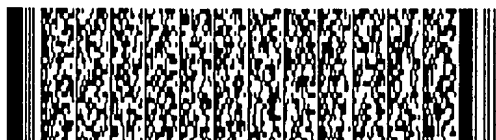


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共2人)	姓 名 (中文)	2. 紀朝文
	姓 名 (英文)	2. Chao-Wen Chi
	國 籍 (中英文)	2. 中華民國 TW
	住居所 (中 文)	2. 新竹科學園區竹村三路36號1樓
	住居所 (英 文)	2. 1Fl., No. 36, Jutsuen 3rd Rd., Science-Based Industrial Park, Hsinchu, Taiwan 300, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	
	名稱或 姓 名 (英文)	
	國 籍 (中英文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中文)	
	代表人 (英文)	



四、中文發明摘要 (發明名稱：藉插入等待狀態以延伸位址空間之裝置與其操作方法)

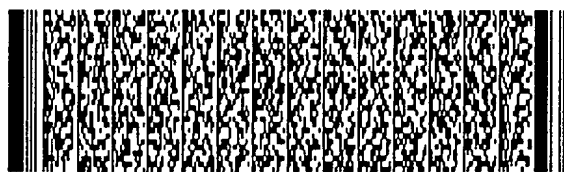
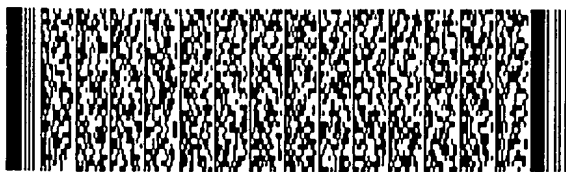
一種藉插入等待狀態以延伸位址空間之裝置與其操作方法，其包括中央處理單元、唯讀記憶體以及記憶體界面控制器。此裝置係利用當中央處理單元所欲擷取之資料或程式之位址未位於所預設之位址範圍時，記憶體界面控制器將在中央處理單元中插入等待狀態，直至資料或程式被擷取完畢為止。

伍、(一)、本案代表圖為：第____1____圖

(二)、本案代表圖之元件代表符號簡單說明：藉插入等待狀態以延伸位址空間之裝置：110，中央處理單元：112，唯讀記憶體：114，記憶體界面控制器：120，範圍檢查器：122，緩衝器：124，備妥旗標：126，狀態控制單元：128，記憶體界面：130，匯流排：140，外部記憶體：150。

陸、英文發明摘要 (發明名稱：DEVICE TO EXTEND AN ADDRESS SPACE BY INSERTING A WAITING STATE AND OPERATION METHOD FOR THE DEVICE)

A device for extending address space by inserting a waiting state and an operation method on the device. The device includes a CPU, a ROM, and a memory interface controller. In the device, the memory interface controller inserts a waiting state into the CPU when address of the information or the program to be fetched by the CPU is not located within a predetermined address



四、中文發明摘要 (發明名稱：藉插入等待狀態以延伸位址空間之裝置與其操作方法)

陸、英文發明摘要 (發明名稱：DEVICE TO EXTEND AN ADDRESS SPACE BY INSERTING A WAITING STATE AND OPERATION METHOD FOR THE DEVICE)

range until the information or the program is completely fetched.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

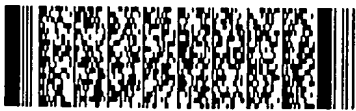
☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

發明所屬之技術領域

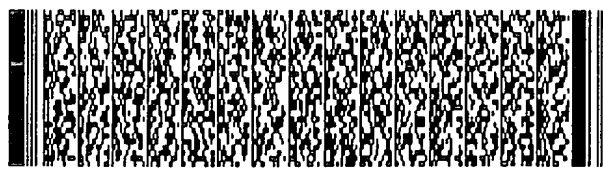
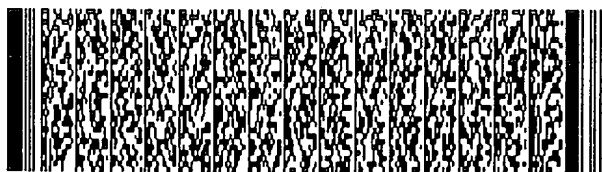
本發明是有關於一種位址空間之裝置與其操作方法，且特別是有關於一種藉插入等待狀態以延伸位址空間之裝置與其操作方法。

先前技術

目前電腦資訊科技蓬勃發展，且也已發展出各種匣的應用，例如磁帶匣、磁碟匣、光碟匣、記憶匣、唯讀記憶體匣等等，在這些匣中可有不同之儲存內容，其可儲存資料、程式、聲音與歌曲等。而習知之外部記憶體匣與微控制器間之匯流排有兩種，一為平行式匯流排，另一為序列式匯流排。

請參照第5圖，其繪示為習知之一種平行式位址界面之裝置之電路方塊圖。此裝置為微控制器510，且透過平行式匯流排540耦接至外部記憶體150。其中，微控制器510包括有中央處理單元512與唯讀記憶體514。在第5圖中，當中央處理單元512執行所需之資料或程式之位址位於外部記憶體150中時，即透過平行式匯流排540至外部記憶體150中進行擷取。在第5圖中，作為微控制器510與外部記憶體150之聯絡通道的界面為平行式匯流排540，所以可滿足微控制器510在擷取外部記憶體150中之資料或程式時之頻寬要求。但平行式界面之缺點為在製造時微控制器510之接腳數必須夠多，以滿足其頻寬之要求，所以造成其製造成本的增加。

請接著參考第6圖，其繪示為習知另一種具解譯器之



五、發明說明 (2)

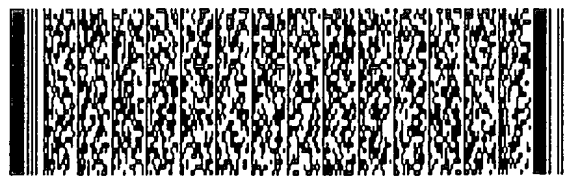
序列式位址界面之裝置之電路方塊圖。此裝置為微控制器610，其透過序列式匯流排640耦接至外部記憶體150。其中，微控制器610包括中央處理單元512、唯讀記憶體514與解譯器516。在第6圖中，當中央處理單元512執行所需之資料或程式在外部記憶體150時，即透過序列式匯流排640至外部記憶體150進行擷取。當序列式匯流排640比唯讀記憶體514之匯流排小時，所有儲存於外部記憶體150之資料或程式在擷取時均被視為資料。當被視為資料的程式被擷取進微控制器610之後，需透過解譯器516以劇本式 (script) 語言進行解譯，方能成為原本之程式。雖然第6圖之序列式位址界面裝置改善了第5圖之平行式位址界面裝置之高製造成本的缺點，但第6圖之序列式位址界面裝置仍具有下列缺點：

(1) 習知之序列式位址界面裝置，需使用劇本式語言對其所擷取到之資料進行解譯，且所需之劇本式語言需要事先花很多時間來建立。

(2) 習知之序列式位址界面裝置，在解譯器進行解譯時會佔用一定程度之唯讀記憶體/隨機存取記憶體之資源。

發明內容

因此本發明提供一種藉插入等待狀態以延伸位址空間之裝置，可使得裝置 (微控制器) 在使用序列式匯流排時，不需加裝解譯器，節省了微控制器之資源與製造成本，另外還可將具變化性之程式儲存於外部記憶體，



五、發明說明 (3)

以簡化唯讀記憶體。

本發明在提供一種藉插入等待狀態以延伸位址空間之裝置，此裝置係利用當中央處理單元欲執行外部記憶體之第一程式內指令時，記憶體界面控制器對中央處理單元插入等待狀態。

本發明在提供一種藉插入等待狀態以延伸位址空間之裝置之操作方法，係利用當所欲擷取之程式指令之位址位於預設位址範圍之外時，則對中央處理單元之時脈訊號插入等待狀態，使其不再變換其狀態，直至程式指令被擷取完畢。

本發明提出一種藉插入等待狀態以延伸位址空間之裝置，此裝置包括唯讀記憶體、中央處理單元以及記憶體界面控制器。其中，此裝置為一微控制器，且透過匯流排耦接至儲存的第二程式的外圍記憶體。

依照本發明的較佳實施例所述，上述之唯讀記憶體儲存有第二程式。上述之中央處理單元為用來執行第一程式或第二程式。上述之記憶體界面控制器在中央處理單元欲執行外部記憶體之第一程式內的指令時，對中央處理單元插入等待狀態。

依照本發明的較佳實施例所述，裝置內之記憶體界面控制器包括：記憶體界面、範圍檢查器以及狀態控制單元。上述之記憶體界面為此裝置與匯流排之傳輸界面。上述之範圍檢查器為判斷中央處理單元所欲存取資料的位址是否位於預設範圍，並選擇性地發出範圍檢查



五、發明說明 (4)

訊號。上述之狀態控制單元當接收到範圍檢查訊號時，即對中央處理單元插入等待狀態。其中，當範圍檢查器判斷得到中央處理單元所欲存取資料之位址位於外部記憶體之位址範圍或此位址落於唯讀記憶體之位址範圍外時，發出範圍檢查訊號。

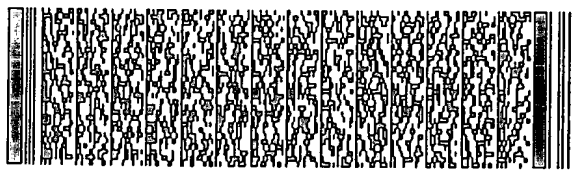
依照本發明的較佳實施例所述，此裝置也可工作在徵詢模式，此時，記憶體界面控制器還包括緩衝器與備妥旗標。上述之緩衝器為暫時儲存透過匯流排所存取之外部記憶體的資料。其中，緩衝器內含多個可儲存1位元組以上之暫存單元。上述之備妥旗標為接受中央處理單元之徵詢，當緩衝器已經正確地經由記憶體界面存取外部記憶體之資料時，中央處理單元則透過緩衝器正確存取資料。

其中，當中央處理單元將記憶體界面設定為徵詢模式時，可使得狀態控制單元不對中央處理單元插入等待狀態，並藉由執行一讀取記憶體指令來啟動記憶體界面控制器。

依照本發明的較佳實施例所述，上述之使用徵詢模式所存取之資料包括語音資料與歌曲資料。

依照本發明的較佳實施例所述，上述之外部記憶體與記憶體界面控制器間之傳輸方式為使用序列式傳輸且其兩者間一次之資料傳輸量為單一位元、二個位元、半位元組或一位元組。

本發明提出一種藉插入等待狀態以延伸位址空間之



五、發明說明 (5)

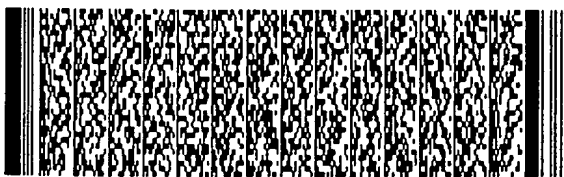
裝置之操作方法，其操作方法首先為設定此裝置之預設位址範圍，接著由記憶體界面控制器判斷所欲擷取之程式指令的位址是否位於預設位址範圍之內。如果記憶體界面控制器判斷得到所欲擷取之程式指令的位址位於預設位址範圍之外時，記憶體界面控制器即對中央處理單元插入等待狀態，使中央處理單元之時脈訊號不再變換其狀態，直至程式指令被擷取完畢。反之，如果記憶體界面控制器判斷得到所欲擷取之程式指令的位址位於預設位址範圍之內時，中央處理單元即直接擷取程式指令。最後，中央處理單元執行所擷取之程式指令，且不斷重複以上步驟，直到執行被終止為止。

本發明因採用藉插入等待狀態以延伸位址空間之裝置，因此在裝置（微控制器）耦接至外部記憶體的匯流排時，可使用序列式匯流排，此序列式匯流排能讓裝置之接腳數為最少，且不需加裝解譯器，同時節省了微控制器之資源與製造成本。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

實施方式：

請參照第1圖，其繪示依照本發明一較佳實施例的一種藉插入等待狀態以延伸位址空間之裝置與外部記憶體之電路方塊圖。在第1圖中，其包括藉插入等待狀態以延伸位址空間之裝置110、匯流排140與外部記憶體150，且



五、發明說明 (6)

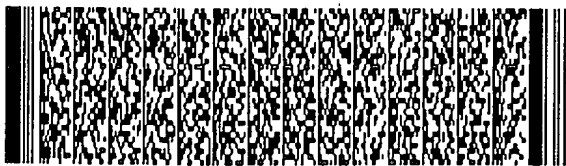
藉插入等待狀態以延伸位址空間之裝置110透過匯流排140耦接至外部記憶體150。其中，如熟悉此技藝者可輕易知曉，藉插入等待狀態以延伸位址空間之裝置110可以是微控制器，且此微控制器可以任意拉長其時脈。而匯流排140可以是序列式匯流排，且藉插入等待狀態以延伸位址空間之裝置110與外部記憶體150透過匯流排140之一次資料傳輸量可以是單一位元、二個位元、半位元組或1位元組。

在本實施例中，外部記憶體150至少儲存有第一程式，其中，如熟悉此技藝者可輕易知曉，第一程式可為組合語言所撰寫之程式，但不以此為限。

在本實施例中，藉插入等待狀態以延伸位址空間之裝置110之工作模式可分為等待模式與徵詢模式。為方便解說，以下先行解說等待模式，再解說徵詢模式。

在第1圖中，藉插入等待狀態以延伸位址空間之裝置110由中央處理單元112、唯讀記憶體114與記憶體界面控制器120組成。其中，如熟悉此技藝者可輕易知曉，中央處理單元112可以是型號6502之微處理器，但不以此為限。且記憶體界面控制器120包括範圍檢查器122、緩衝器124、備妥旗標126、狀態控制單元128與記憶體介面130。

請繼續參照第1圖，藉插入等待狀態以延伸位址空間之裝置110內之耦接關係為中央處理單元112耦接至唯讀記憶體114與記憶體界面控制器120，而記憶體界面控制



五、發明說明 (7)

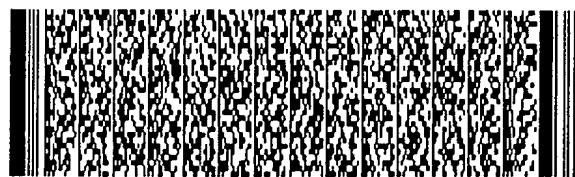
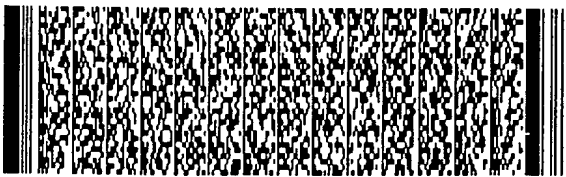
器120內之耦接關係則為範圍檢查器122耦接至狀態控制單元128、緩衝器124耦接至備妥旗標126與記憶體界面130、備妥旗標126耦接至中央處理單元112、狀態控制單元128耦接至中央處理單元112與記憶體界面130。

在本實施例中，當在等待模式時，範圍檢查器122首先判斷中央處理單元所欲存取資料之位址是否位於預設位址範圍，當判斷得知資料之位址位於外部記憶體150之位址範圍內或落於唯讀記憶體114之位址範圍外時，即發出範圍檢查訊號至狀態控制單元128。在狀態控制單元128接收到記憶體介面130傳來之範圍檢查訊號時，則對中央處理單元112插入等待狀態，其中，可以在例如是中央處理單元112之主時脈訊號為邏輯高準位時插入等待狀態。

接著，當擷取完資料後即取消對中央處理單元112所插入之等待狀態。

在本實施例中，當藉插入等待狀態以延伸位址空間之裝置處於徵詢模式時，記憶體界面控制器120還包括有緩衝器124與備妥旗標126，其中，如熟悉此技藝者可輕易知曉，緩衝器124可以是具有多個暫存單元，且這些暫存單元均能個別儲存一位元組以上之資料的接收緩衝器，但不以此為限。

當裝置110處於徵詢模式時，緩衝器124為暫時儲存透過匯流排140所存取之外部記憶體150之資料，而中央處理單元112則藉由徵詢備妥旗標126，以使得當緩衝器



五、發明說明 (8)

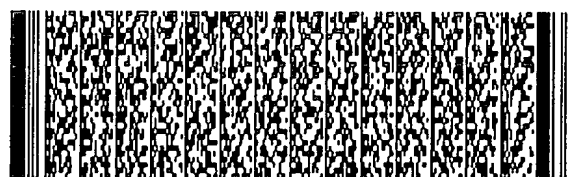
124 已經正確地經由記憶體界面130存取外部記憶體150之資料時，中央處理單元112能透過緩衝器124正確存取資料。其中，如熟悉此技藝者可輕易知曉，使用徵詢模式所存取之資料可以是語音資料或歌曲資料，但不以此為限。

在本發明之較佳實施例中，中央處理單元112將藉插入等待狀態以延伸位址空間之裝置110設定為徵詢模式時，可使得狀態控制單元128將不會對中央處理單元112插入等待狀態，且其將藉由執行讀取記憶體指令來啟動記憶體界面控制器120。

在本發明之較佳實施例中，徵詢模式可於未影響中央處理單元之執行速度下，全速擷取資料。

請接著參考第3圖與第4圖，第3圖繪示為依照本發明一較佳實施例的一種實現狀態控制單元128之電路圖，第4圖繪示為依照本發明一較佳實施例的一種狀態控制單元128之時序圖。在第3圖中，此實現狀態控制單元128之電路包括接收序列界面控制旗標與致能訊號之及閘310、接收系統時脈與等待訊號之或閘320以及耦接至或閘320之例如是型號為6502微處理器之中央處理單元112。其中，序列界面控制旗標可以例如是本實施例中之範圍檢查訊號。

請合併參照第3圖與第4圖，其中，當此裝置於位址範圍檢查確認時，序列界面旗標變為邏輯低準位；當序列資料已經存取完畢時，序列界面旗標變為邏輯高準



五、發明說明 (9)

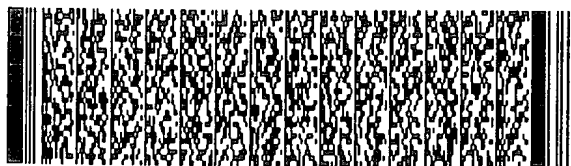
位。而致能訊號在此裝置設定為等待模式時發出高準位的致能訊號，當設定為微詢模式時，則發出低準位的致能訊號。

當處於位址範圍檢查確認時（即當判斷得知資料之位址位於外部記憶體之位址範圍內或落於唯讀記憶體之位址範圍外時），序列界面控制旗標為邏輯低準位，在輸入至及閘310前經過反相，使得其變為邏輯高準位，而輸入至及閘310致能訊號為高準位，則此時及閘310輸出之等待訊號為邏輯高準位。而系統時脈與為邏輯高準位之等待訊號經過或閘320運算後，將輸出一為邏輯高準位之微處理器時脈至中央處理單元112。此時之微處理器時脈將維持其高準位狀態，不再變換。

當裝置從位址範圍檢查確認變為序列資料已經存取完畢時，序列界面控制旗標將從邏輯低準位變為邏輯高準位，在輸入至及閘310前經過反相，使得其變為邏輯低準位，而輸入至及閘310致能訊號則為低準位，則此時及閘310輸出之等待訊號為邏輯低準位。接著，系統時脈與為邏輯低準位之等待訊號經過或閘320運算後，將輸出與系統時脈同相之微處理器時脈至中央處理單元112。此時之微處理器時脈將從邏輯高準位變為與系統時脈同相。

請參考第2圖，其繪示為依照本發明一較佳實施例的一種藉插入等待狀態以延伸位址空間之操作方法流程圖。

在本實施例中，其操作方法為首先為設定唯讀記憶



五、發明說明 (10)

體之一預設位址範圍 (s202)，接著由記憶體界面控制器判斷所欲擷取之程式指令的位址是否位於預設位址範圍 (s204)。如果記憶體界面控制器判斷得到所欲擷取之程式指令的位址位於預設位址範圍之外時，記憶體界面控制器即對中央處理單元插入等待狀態，使中央處理單元之時脈訊號不再變換其狀態，直至程式指令被擷取完畢 (s206)。反之，如果記憶體界面控制器判斷得到所欲擷取之程式指令的位址位於預設位址範圍之內時，中央處理單元即直接擷取程式指令 (s212)。最後，中央處理單元執行所擷取之程式指令 (s208)，且不斷重複以上步驟，直到執行被終止為止 (s210)。

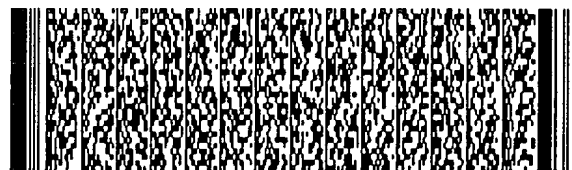
綜合以上所述，本發明之藉插入等待狀態以延伸位址空間之裝置與其操作方法具有下列優點：

(1) 本發明之藉插入等待狀態以延伸位址空間之裝置與其操作方法，因使用序列式匯流排可使微控制器之接腳數為最少，以節省製造成本。

(2) 本發明之藉插入等待狀態以延伸位址空間之裝置與其操作方法，可將例如是組合語言的程式儲存於外部記憶體中，以簡化微控制器內唯讀記憶體。

(3) 本發明之藉插入等待狀態以延伸位址空間之裝置與其操作方法，其微控制器不需特別加裝解譯器，節省微控制器之資源。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明



五、發明說明 (11)

之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖是依照本發明一較佳實施例的一種藉插入等待狀態以延伸位址空間之裝置與外部記憶體之電路方塊圖。

第2圖是依照本發明一較佳實施例的一種藉插入等待狀態以延伸位址空間之操作方法流程圖。

第3圖是依照本發明一較佳實施例的一種實現狀態控制單元之電路圖。

第4圖是依照本發明一較佳實施例的一種狀態控制單元之時序圖。

第5圖是習知一種平行式位址界面之裝置與外部記憶體之電路方塊圖。

第6圖是習知另一種具解譯器之序列式位址界面之裝置與外部記憶體之電路方塊圖。

圖式標示說明：

110：藉插入等待狀態以延伸位址空間之裝置

112，512：中央處理單元

114，514：唯讀記憶體

120：記憶體界面控制器

122：範圍檢查器

124：緩衝器

126：備妥旗標

128：狀態控制單元

130：記憶體界面

140：匯流排



圖式簡單說明

150 : 外部記憶體

310 : 及閘

320 : 或閘

516 : 解譯器

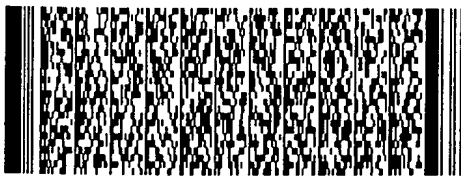
510 : 平行式位址界面之裝置

540 : 平行式匯流排

610 : 具解譯器之序列式位址界面之裝置

640 : 序列式匯流排

s202 ~ s212 : 各個流程步驟



六、申請專利範圍

1. 一種藉插入等待狀態以延伸位址空間之裝置，其中該裝置係透過一匯流排耦接至一外部記憶體，且該外部記憶體至少儲存一第一程式，該裝置包括：

一唯讀記憶體，用以儲存一第二程式；

一中央處理單元，耦接至該唯讀記憶體，用以執行該第一程式與該第二程式其中之一；以及

一記憶體界面控制器，用以當該中央處理單元欲執行該外部記憶體之該第一程式內的指令時，對該中央處理單元插入一等待狀態。

2. 如申請專利範圍第1項所述之藉插入等待狀態以延伸位址空間之裝置，其中該裝置係一微控制器。

3. 如申請專利範圍第1項所述之藉插入等待狀態以延伸位址空間之裝置，其中該記憶體界面控制器包括：

一記憶體界面，耦接至該匯流排，用以作為該記憶體界面控制器與該匯流排之傳輸界面；

一範圍檢查器，用以判斷該中央處理單元所欲存取資料之一位址是否位於一預設位址範圍以及選擇性地發出一範圍檢查訊號；以及

一狀態控制單元，耦接至該記憶體介面、該範圍檢查器與該中央處理單元，用以當接收到該範圍檢查訊號時，對該中央處理單元插入該等待狀態。

4. 如申請專利範圍第3項所述之藉插入等待狀態以延伸位址空間之裝置，其中該範圍檢查器係判斷：

當該中央處理單元所欲存取資料之該位址位於該外



六、申請專利範圍

部記憶體之位址範圍內與該位址落於該唯讀記憶體之位址範圍外二者擇一時，發出該範圍檢查訊號。

5. 如申請專利範圍第3項所述之藉插入等待狀態以延伸位址空間之裝置，該裝置更包括一徵詢模式，且該記憶體界面控制器還包括：

一緩衝器，耦接至該記憶體界面，用以暫存透過該匯流排存取該外部記憶體之資料；以及

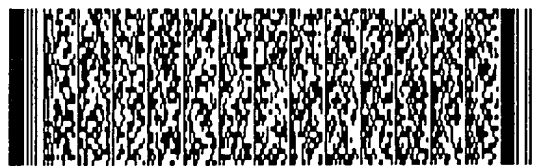
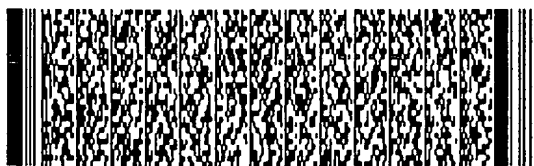
一備妥旗標，耦接至該緩衝器與該中央處理單元，該中央處理單元徵詢該備妥旗標，當該緩衝器已正確經由該記憶體界面存取該外部記憶體之資料時，則該中央處理單元透過該緩衝器正確存取資料。

6. 如申請專利範圍第5項所述之藉插入等待狀態以延伸位址空間之裝置，其中該中央處理單元將該裝置設定為該徵詢模式時，令該狀態控制單元不對該中央處理單元插入該等待狀態，並藉由執行一讀取記憶體指令來啟動該記憶體界面控制器。

7. 如申請專利範圍第5項所述之藉插入等待狀態以延伸位址空間之裝置，其中該緩衝器具有複數個暫存單元，該些暫存單元能個別儲存至少1位元組之資料。

8. 如申請專利範圍第5項所述之藉插入等待狀態以延伸位址空間之裝置，其中使用該徵詢模式所存取之資料包括語音資料與歌曲資料。

9. 如申請專利範圍第1項所述之藉插入等待狀態以延伸位址空間之裝置，其中該裝置與該外部記憶體間一次



六、申請專利範圍

之資料傳輸量為單一位元、二個位元、半位元組與一位元組中之任一。

10. 如申請專利範圍第3項所述之藉插入等待狀態以延伸位址空間之裝置，其中該預設位址範圍係為可任意設定。

11. 一種藉插入等待狀態以延伸位址空間之裝置之操作方法，其中該藉插入等待狀態以延伸位址空間之裝置至少包括一中央處理單元，該操作方法包括下列步驟：

設定一預設位址範圍；

判斷所欲擷取之一程式指令之一位址位於該預設位址範圍與否；

當該位址位於該預設位址範圍之外時，則對該中央處理單元插入一等待狀態，直至該程式指令被擷取完畢；以及

該中央處理單元執行該程式指令。

12. 如申請專利範圍第11項所述之藉插入等待狀態以延伸位址空間之裝置之操作方法，其中該藉插入等待狀態以延伸位址空間之裝置係一微控制器。

13. 如申請專利範圍第11項所述之藉插入等待狀態以延伸位址空間之裝置之操作方法，其中對該中央處理單元插入該等待狀態，係使供給至該中央處理單元之時脈訊號不再變態。

14. 如申請專利範圍第11項所述之藉插入等待狀態以延伸位址空間之裝置之操作方法，其中該預設位址範圍

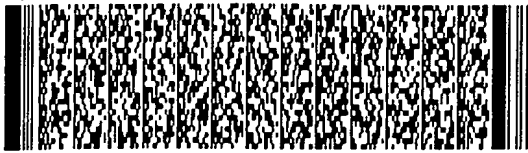


六、申請專利範圍

係為可任意設定。



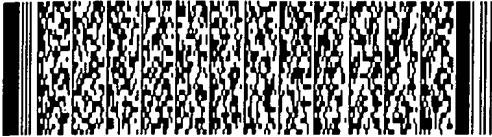
第 1/22 頁



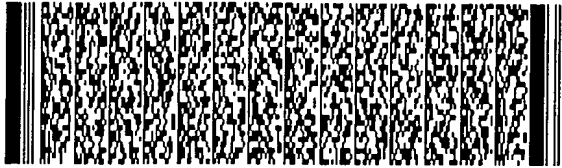
第 1/22 頁



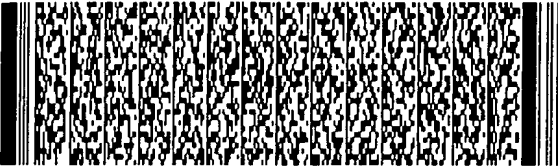
第 2/22 頁



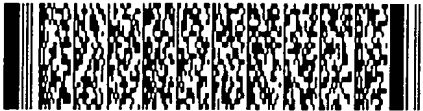
第 3/22 頁



第 3/22 頁



第 4/22 頁



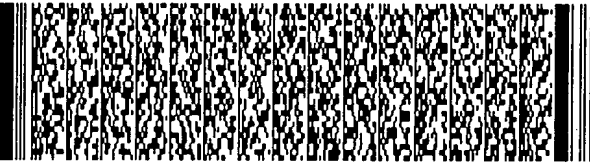
第 5/22 頁



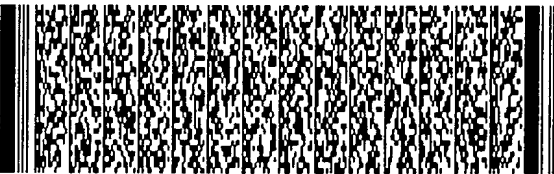
第 6/22 頁



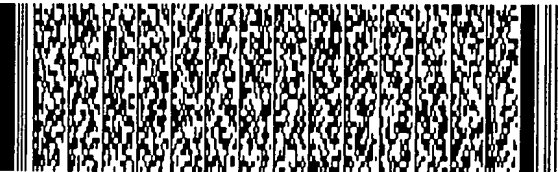
第 6/22 頁



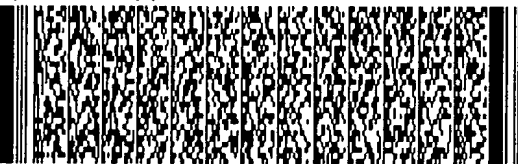
第 7/22 頁



第 7/22 頁



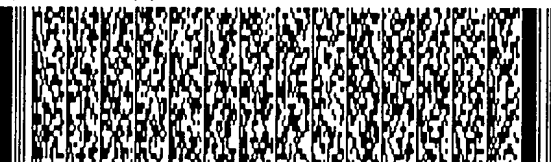
第 8/22 頁



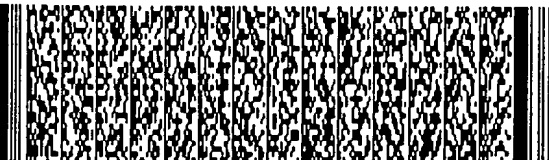
第 8/22 頁



第 9/22 頁



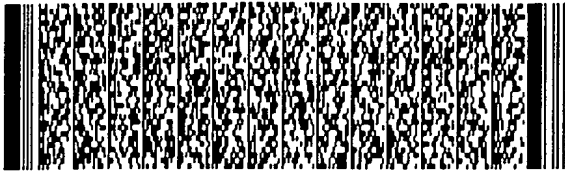
第 9/22 頁



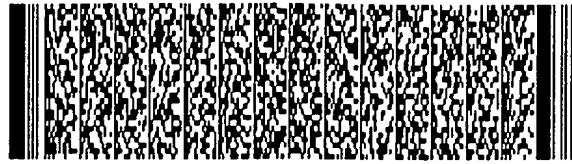
第 10/22 頁



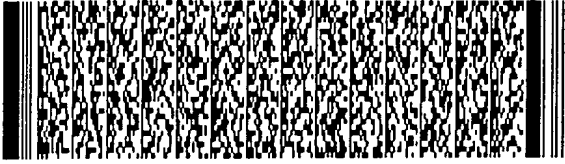
第 10/22 頁



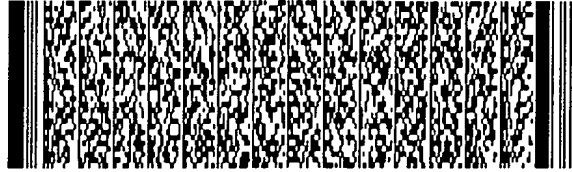
第 11/22 頁



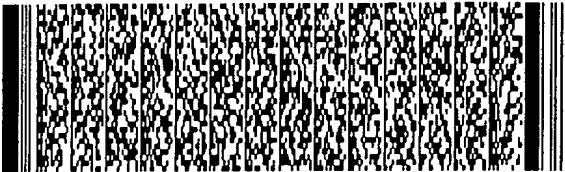
第 11/22 頁



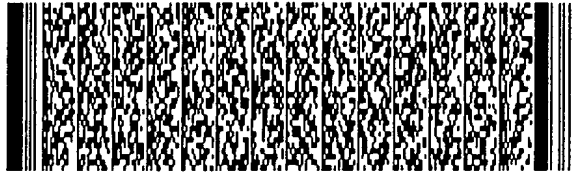
第 12/22 頁



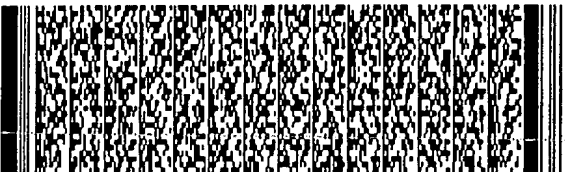
第 12/22 頁



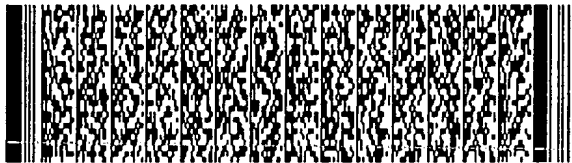
第 13/22 頁



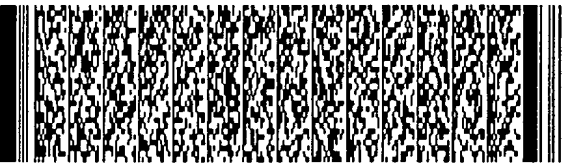
第 13/22 頁



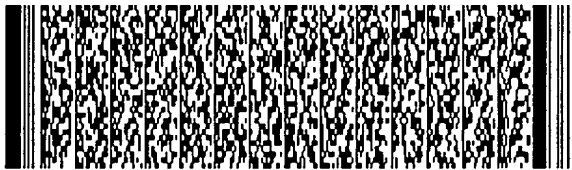
第 14/22 頁



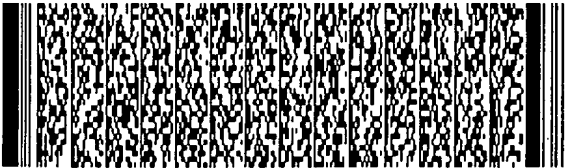
第 14/22 頁



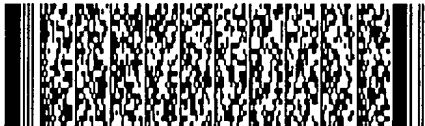
第 15/22 頁



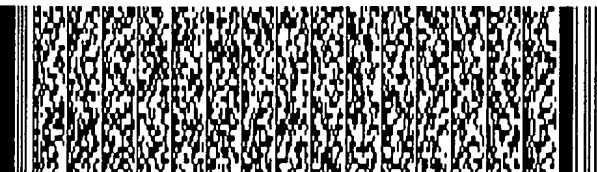
第 15/22 頁



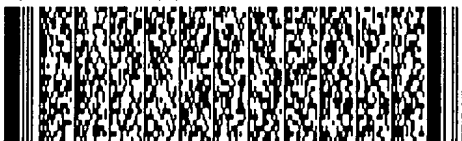
第 16/22 頁



第 17/22 頁



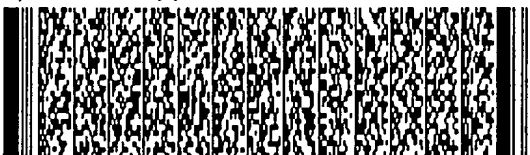
第 18/22 頁



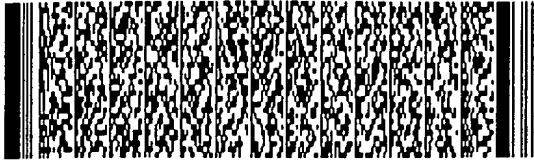
第 19/22 頁



第 19/22 頁



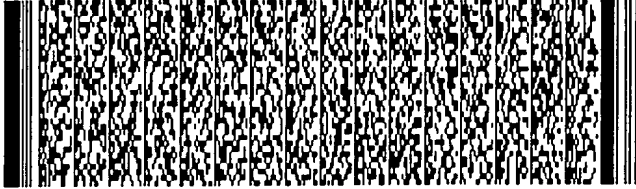
第 20/22 頁



第 20/22 頁

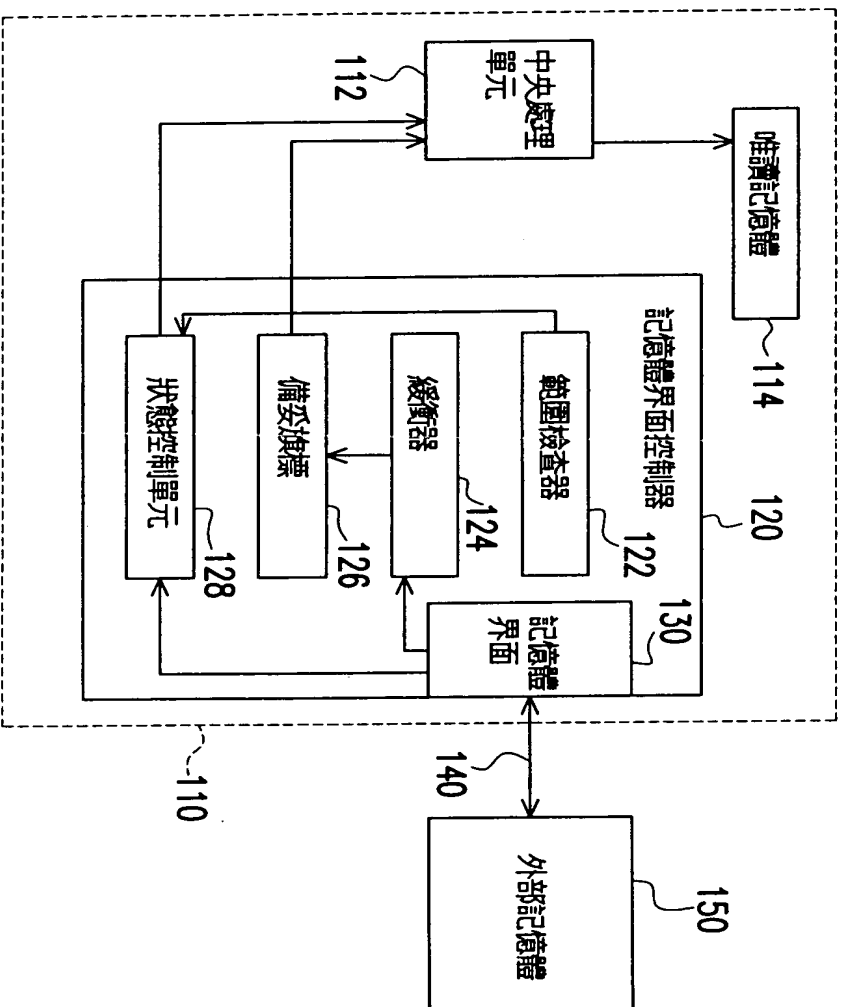


第 21/22 頁

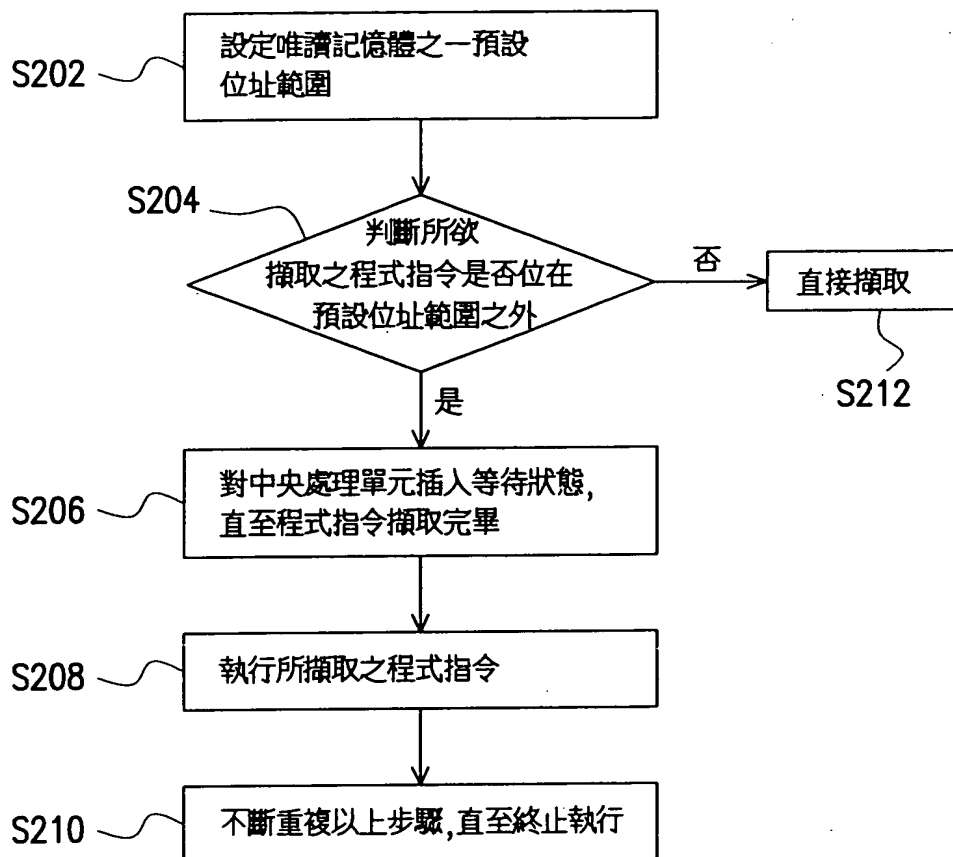


第 22/22 頁

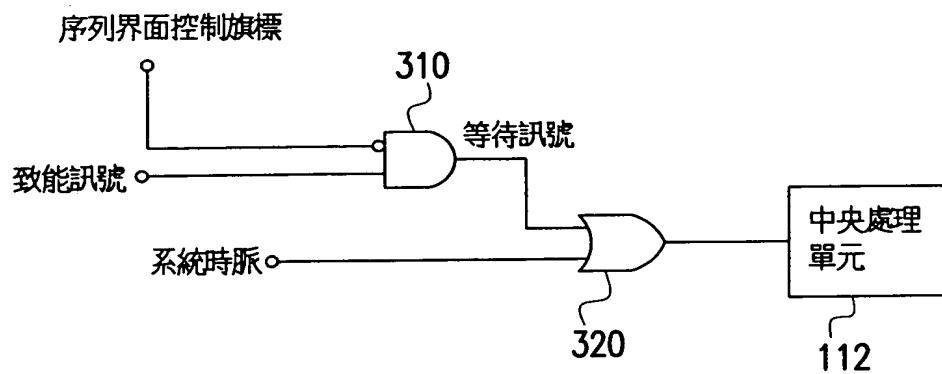




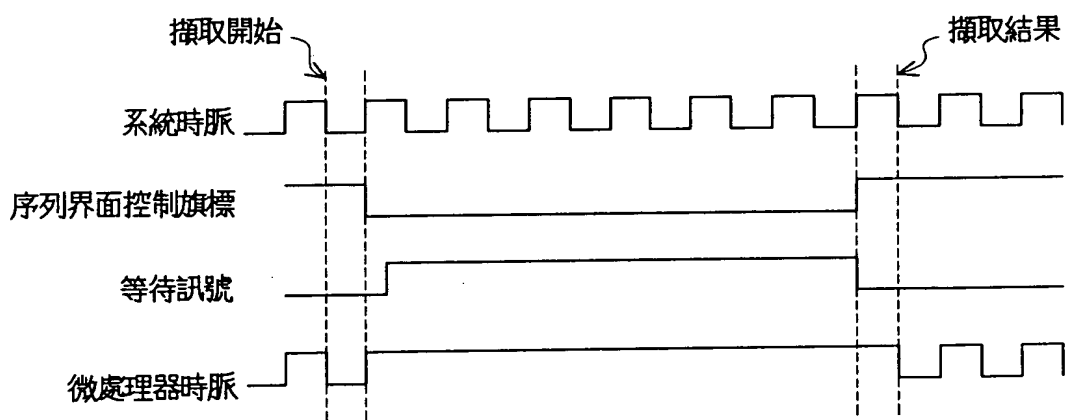
第 1 圖



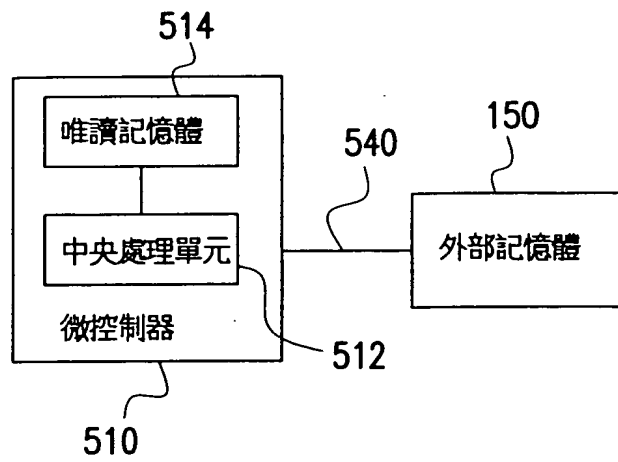
第 2 圖



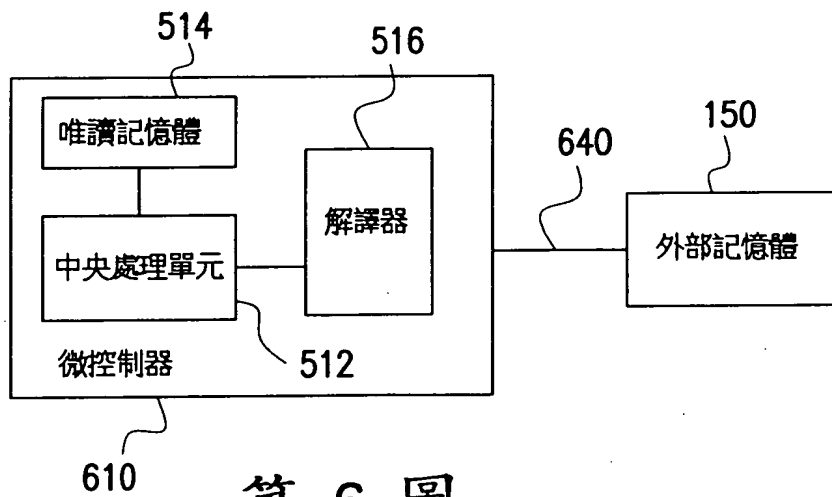
第 3 圖



第 4 圖



第 5 圖



第 6 圖